

第 2 次作业（第 8 周布置，第 10 周截止）

第 3 章 P89 习题 17、18、26、27、29、31

17. 为了使 CPU 不至因为等待存储器读写操作的完成而无事可做，可以采取哪些加速 CPU 和存储器之间有效传输的特殊措施？

18. 多模块交叉存储器是如何加速 CPU 和存储器之间的有效传输的？

26. 设有一个具有 20 位地址和 32 位字长的存储器，问：

(1) 该存储器能存储多少个字节的信息？

(2) 如果存储器由 512K x 8 位 SRAM 芯片组成，需要多少片？

(3) 需要多少位地址作芯片选择？为什么？

27. CPU 执行一段程序时，Cache 完成存取的次数为 2000 次，主存完成存取的次数为 180 次，已知 Cache 存储周期为 40ns，主存存储周期为 250ns，求 Cache 的命中率、Cache—主存系统的效率和平均访问时间。

29. 主存容量为 256MB，虚存容量为 2GB，则虚拟地址和物理地址各为多少位？如页面大小为 4KB，则页表长度是多少？

31. 假设主存只有 a, b, c 三个页框，组成 a 进 c 出的 FIFO 队列，进程访问页面的序列是 0, 2, 5, 4, 5, 2, 5, 2, 3, 5, 2, 4 号。用列表法求采用 FIFO+LRU 替换策略时的命中率。